

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-091734

(43)Date of publication of application : 09.04.1993

(51)Int.Cl.

H02M 3/155

(21)Application number : 03-245587

(71)Applicant : MATSUSHITA ELECTRIC IND
CO LTD

(22)Date of filing : 25.09.1991

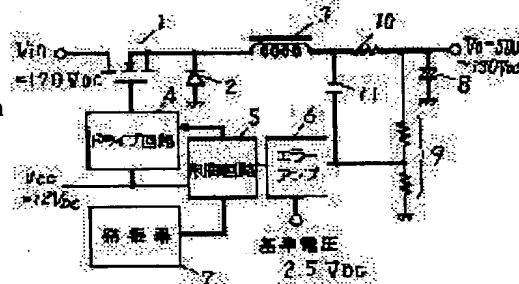
(72)Inventor : TANAKA KAZUYUKI

(54) CHOPPER-TYPE DC/DC CONVERTER

(57)Abstract:

PURPOSE: To provide a chopper-type DC/DC converter which keeps low a transition current which flows to a choke coil, an FET, and a damper diode in the case of a transition state when an output voltage V_O changes from a state where it is lower than a specified voltage to a specified state.

CONSTITUTION: A current detection resistor 10 and a second capacitor 11 are connected to an FET 1 of a switching element which switches an input DC voltage, a choke coil 3, a damper diode 2, and the other edge of the choke coil 3, the other edge of the current detection resistor 10 is connected to a first capacitor 8, and then the other edge of the second capacitor 11 and an output of a voltage-divider 9 which divides a voltage of the first capacitor 8 are connected to an input side of an error amplifier 6. The error amplifier 6 compared a reference voltage with the input voltage and then outputs a comparison result to a control circuit 5. The control circuit 5 changes a slice level of a triangular signal which is output from an oscillator 7 and changes a duty of ON/OFF of a switching element FET1.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

(11)特許出願公開番号

(43)公開日 平成5年(1993)4月9日

技術表示箇所

T 8726-5H

(74)代理人 弁理士 小鍛治 明 (外2名)

【特許請求の範囲】

【請求項1】 入力直流電圧をスイッチングするスイッチング素子と、前記スイッチング素子の一端に直流電圧を入力し、他端にチョークコイルとダンパダイオードのカソードを接続し、前記ダンパダイオードのアノードは基準電位に接続し、前記チョークコイルの他端に電流検出抵抗と第2のコンデンサを接続し、前記電流検出抵抗の他端を第1のコンデンサに、前記第2のコンデンサの他端と、第1のコンデンサの電圧を分圧する分圧器の出力とをエラーランプの入力に接続し、前記第1のコンデンサの他端は基準電位に接続し、前記エラーランプは基準電圧と入力電圧とを比較し、比較結果を制御回路に出力するようになり、前記制御回路は前記エラーランプからの比較結果出力に従い、発振器から出力した三角状波の信号のスライスレベルを変化させ前記スイッチング素子のオン/オフのデューティを変化させるようにしたチョッパ方式DCDCコンバータ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、チョッパ方式DCDCコンバータ（以下、DCDCコンバータと称す）に関する。

【0002】

【従来の技術】近年、各種の電源機器が電子機器分野に使用されるようになり、特にDCDCコンバータは小型化のために利用される分野が拡大されてきた。

【0003】以下に従来のチョッパ方式DCDCコンバータについて図面を参照しながら説明する。

【0004】図3に示すように、FET1、ダンパダイオード2、チョークコイル3、ドライブ回路4、制御回路5、エラーランプ6、発振器7、コンデンサ8、分圧器9で構成されている。

【0005】以上のように構成されたチョッパ方式DCDCコンバータについて、以下その動作を説明する。

【0006】まず、FET1は入力直流電圧 V_{in} をスイッチングしてチョークコイル3に電流を供給する。ダンパダイオード2はFET1のオフ期間チョークコイル3に電流を流す。一方ダンパダイオード2のアノード側は基準電位として接地電位に接続している。チョークコイル3に流れる電流はコンデンサ8により平滑化され、直流出力電圧 V_0 を出力する。直流出力電圧 V_0 は分圧器9により分圧されエラーランプ6に入力する。ここで、コンデンサ8の他端は基準電位として接地電位に接続している。

【0007】前記エラーランプ6は基準電圧と入力した電圧とを比較し、比較結果を制御回路5に出力する。制御回路5はエラーランプ6からの比較結果によって、発振器7から出力する三角状波のスライスレベルを変化させFET1のオン/オフのデューティを変化させるようドライブ回路4を介してFET1をスイッチングする。

【0008】FET1のオン/オフのデューティは、エラーランプ6からの比較結果で、エラーランプに入力した電圧が基準電圧よりも高い場合はオン期間を短く、低い場合は長くなるようにする。

【0009】かくして、DCDCコンバータの入力電圧 V_{in} が出力電圧 V_0 に効率よく変換される。

【0010】なお、分圧器9は抵抗で構成しているが、外部からコントロールが可能な図4に示すようにも構成できる。図4で抵抗91、92と電流源93で構成されるが、その分圧出力は（数1）で示される。

【0011】

【数1】

$$\text{分圧出力電圧} = \frac{V_0 - R_1 \times I}{1 + (R_1 / R_2)}$$

【0012】ここで分圧器入力電圧を V_0 、抵抗91の値を R_1 、抵抗92の値を R_2 、電流源93に流れる電流を I としている。

【0013】以上のように、電流源93に流れる電流を制御することで分圧器9の出力電圧を制御できる。

【0014】図4の分圧器を図3に示される分圧器9に用いられ電流源の電流を制御することでDCDCコンバータの出力電圧を制御できる。

【0015】つぎに、図3のDCDCコンバータにおいて、出力電圧 V_0 が所定の電圧よりも低い状態から所定の電圧になる過渡状態のときの動作を図5を用いて説明する。図5はDCDCコンバータ出力電圧 V_0 とチョークコイルに流れる電流 I_L の時間的な変化を示したものである。同図で時間 T_0 のとき V_0 は20V、 I_L は0Aである。 T_0 と T_1 間に電流 I_L は急激に増加し T_1 のときには25Aになる。

【0016】これはチョッパ方式DCDCコンバータでは、出力電圧 V_0 が所定の電圧値に満たない場合、FETのオン期間を長くする。するとオフ期間が短くなるため、チョークコイルの電流がすべてオフ期間にコンデンサに流しきれないため過渡的に増加するのである。

【0017】

【発明が解決しようとする課題】しかしながら上記従来の構成では、出力電圧 V_0 が所定の電圧よりも低い状態から所定の電圧になる過渡状態のときチョークコイルの電流が急激に増加する。そのため、チョークコイルに電流を供給するFETの電流やダンパダイオードの電流も急激に増加して、FETなどのスイッチング素子とか、ダンパダイオードが破壊してしまうといった問題点を有していた。

【0018】本発明は、上記従来の問題点を解決するもので、出力電圧 V_0 が所定の電圧よりも低い状態から所定の電圧になる過渡状態のときのチョークコイル、FET、ダンパダイオードに流れる過渡電流を低くおさえるようにしたDCDCコンバータを提供することを目的

とする。

【0019】

【課題を解決するための手段】上記目的を達成するために本発明のチョッパ方式D C D Cコンバータは、入力した直流電圧をスイッチングするスイッチング素子と、スイッチング素子の一端に直流電圧を入力し、他端にチョークコイルと、ダンパダイオードのカソードを接続し、ダンパダイオードのアノードは基準電位の接地電位に接続する。チョークコイルの他端に電流検出抵抗と第2のコンデンサを接続し、電流検出抵抗の他端を第1のコンデンサに、第2のコンデンサの他端と、第1のコンデンサ両端の電圧を分圧する分圧器の出力をエラーアンプの入力に接続する。第1のコンデンサの他端は基準電位の接地電位に接続する。

【0020】エラーアンプは基準電圧と入力電圧とを比較し、比較結果を制御回路に出力し、制御回路は前記エラーアンプからの比較結果出力にしたがい、発振器から出力した三角波状の信号のスライスレベルを変化させスイッチング素子のオン/オフのデューティを変化させている。

【0021】FETのオン/オフのデューティは、エラーアンプからの比較結果が、エラーアンプに入力された電圧が基準電圧よりも高い場合にはオン期間を短く、低い場合には長くなるような構成を有している。

【0022】

【作用】本発明は上記した構成において、チョークコイルとチョークコイルに流れる電流を平滑する第1のコンデンサとの間に電流検出抵抗を接続し、チョークコイルと電流検出抵抗の接続された端子より第2のコンデンサを接続し第2のコンデンサの他端をエラーアンプの入力に接続する。

【0023】出力電圧 V_0 が所定の電圧よりも低い状態から所定の電圧になる過渡状態のときチョークコイルに流れる電流が増加すると、チョークコイルと第1のコンデンサの間に挿入した電流検出抵抗にチョークコイルに流れる電流に比例した電圧が発生する。

【0024】チョークコイルの電流に比例した電圧を第2のコンデンサにてエラーアンプに入力すると過渡状態でのスイッチング素子のオン期間を短く設定でき、この結果、過渡電流を低く抑えることとなる。

【0025】

【実施例】以下、本発明の一実施例について、図面を参

$$\text{過渡電流} = \frac{\text{エラーアンプの基準電圧}}{\text{電流検出抵抗値}} = \frac{2.5 \text{ V}}{1 \Omega} = 2.5 \text{ A}$$

【0036】図2は過渡状態の出力電圧 V_0 と過渡電流 I_L を示した図であるが、過渡状態での電流が低くおさえられているのがわかる。

【0037】なお、低減する電流値は電流検出抵抗値および基準電圧によって任意に設定できることはいうまで

照しながら説明する。

【0026】図1において、図3に示した従来例と同じ内容を示す素子には同一の符号を付してある。

【0027】図1において、FET1、ダンパダイオード2、チョークコイル3、ドライブ回路4、制御回路5、エラーアンプ6、発振器7、第1のコンデンサ8、分圧器9、電流検出用抵抗10、第2のコンデンサ11などで回路が成立っている。

【0028】以上のように構成されたチョッパ方式D C D Cコンバータについて、図1を用いてその動作を説明する。

【0029】安定状態での基本的な動作は従来例の図3と同様のため説明は省く。出力電圧 V_0 が所定の電圧よりも低い状態から所定の電圧になる過渡状態のときの動作を説明する。

【0030】出力電圧 V_0 が所定の電圧よりも低い状態から所定の電圧になる過渡状態のとき、チョークコイル3に流れる電流が増加する。チョークコイル3と平滑用第1のコンデンサ8の間に挿入した電流検出抵抗10にチョークコイル3に流れる電流に比例した電圧が発生する。

【0031】チョークコイル3に流れる電流に比例した電圧を第2のコンデンサ11を通してエラーアンプ6に入力する。エラーアンプ6には第2のコンデンサ11からの電圧と分圧器9からの電圧が加算された電圧が入力されることになる。

【0032】エラーアンプ6は基準電圧と入力電圧とを比較し、比較結果を制御回路5から出力する。基準電圧としては2.5V程度が用いられる。

【0033】出力電圧 V_0 が所定の電圧よりも低い状態では分圧器9からの出力電圧は2.5V以下であるので、最悪状態では、分圧器9の出力を無視して、電流検出抵抗10とチョークコイル3との交点の電圧が2.5V以上になるとエラーアンプ6はFET1のオン期間を減少させる方向の出力を制御回路5に出力する。

【0034】この結果、出力電圧 V_0 が所定の電圧よりも低い状態から所定の電圧になる過渡状態でのチョークコイル3の過渡電流が(数2)に示される値に抑えられる。ただし、エラーアンプ6の基準電圧を2.5V、電流検出抵抗10の抵抗値を1Ωとする。

【0035】

【数2】

もない。

【0038】本実施例ではスイッチング素子にFETを用いたが、バイポーラトランジスタや、SCRなどのスイッチング素子でも同様の効果がある。

【0039】さらに、スイッチングのオン/オフのデュー

ーディを変化させて安定化させる方式を示したが、発振周波数を変化させる方式のD C D Cコンバータでも同様の効果がある。

【0040】

【発明の効果】以上のように本発明は、出力電圧 V_0 が所定の電圧よりも低い状態から所定の電圧になる過渡状態のときのチョークコイル、FET、ダンパダイオードに流れる過渡電流を、従来では25Aであったものが、2.5Aと低減できるといった効果のある優れたチョッパ方式DCDCコンバータを実現できるものである。

【図面の簡単な説明】

【図 1】本発明の一実施例のチョッパ方式 D C D C コンバータの回路図

【図 2】同実施例の過渡状態の出力電圧と過渡電流の特性図

【図3】従来のチョッパ方式DCDCコンバータの回

路図

【図4】外部制御可能な分圧器の回路図

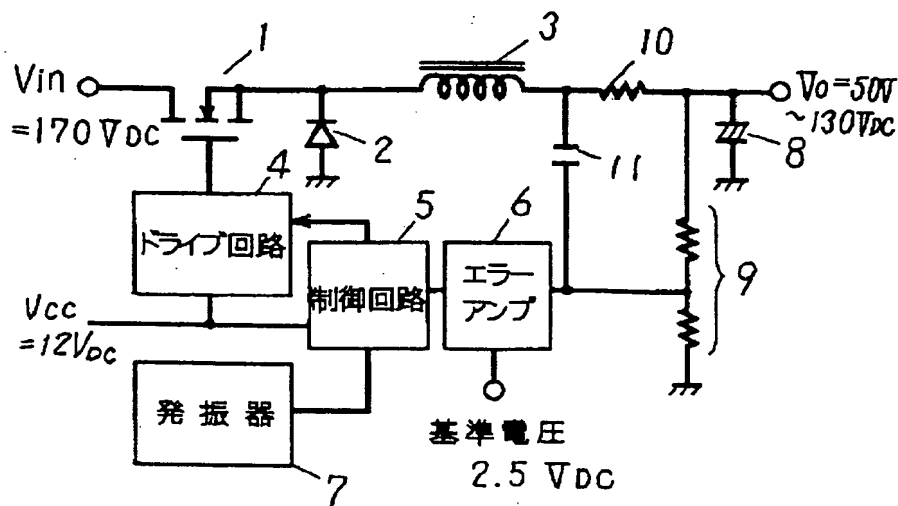
【図5】従来回路での過渡状態の出力電圧と過渡電流の特性図

【符号の説明】

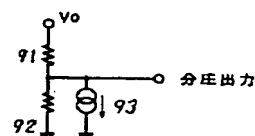
- | | |
|-----|------------|
| 1 | F E T |
| 2 | ダンパーダイオード |
| 3 | チョークコイル |
| 4 | ドライブ回路 |
| 5 | 制御回路 |
| 6 | エラーアンプ |
| 7 | 発振器 |
| 8 | 第 1 のコンデンサ |
| 9 | 分圧器 |
| 1 0 | 電流検出抵抗 |
| 1 1 | 第 2 のコンデンサ |

【图 1】

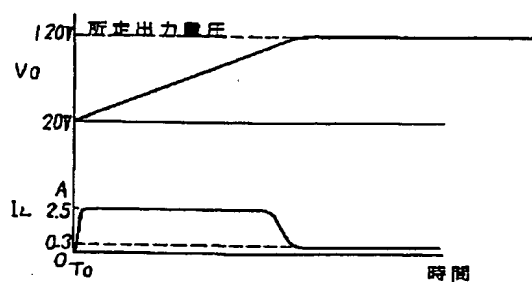
- 1 FET
- 2 ダンパーダイオード
- 3 チョークコイル
- 8 第1のコンデンサ(平滑コンデンサ)
- 9 分圧器
- 10 電流検出抵抗
- 11 第2のコンデンサ



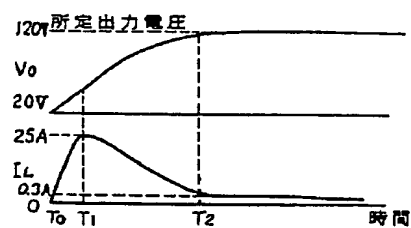
【図4】



【図2】



【図5】



【図3】

